به نام خدا

الکترونیک ۲

پروژه: فاز اول

ترم بهار ۱۴۰۳/۰۴

دکتر فخارزاده، دکتر سروری، دکتر مدی، دکتر بشارتی‌راد

دانشگاه صنعتی شریف
دانشکده مهندسی برق

لطفا به نکات زیر توجه کنید!

۱. علاوه بر شبیه سازی، هر قسمت را باید به صورت تئوری تحلیل کرده و تحلیل تئوری بخش های مختلف نیز باید در گزارش آورده شود.

۲. گزارش خود را خوانا و مرتب بنویسید. تمام شکل ها و جدول های مورد نیاز را شماره گذاری و لیبل گذاری کنید.

۳. در گزارش خود همه نمودار های لازم را آورده و توضیحات مناسب برای هر مورد ارائه دهید.

۴. در کنار گزارش که باید یک فایل PDF باشد، تمامی فایل های شبیه سازی را با نام‌گذاری مناسب و قابل تفکیک و مرتب به صورت یک فایل zip ارسال کنید.

۵. در صورتی که در هر مرحله از پروژه درجه آزادی برای انتخاب داشتید، با استفاده از استدلال کافی و مناسب دلیل انتخاب خود را توضیح دهید.

۶. تحویل پروژه به صورت گزارش و فایل های شبیه سازی خواهد بود. بنابراین سعی کنید گزارشتان کامل باشد.

۷. اگر در پاسخ به پرسش ها از منبعی کمک گرفته اید، به آن ارجاع دهید.

۸. شرافت انسانی ارزشی به مراتب والاتر از تعلقات دنیوی دارد. کپی کردن کار دیگران، زیر پا گذاشتن شرافت خویشتن است؛ به کسانی که شرافتشان را زیر پا می گذارند هیچ نمره ای تعلق نمی گیرد.

۹. در صورت داشتن هرگونه سوال یا ابهام، می‌توانید به @hyz18 ، @frzn2831 ، @NmAbbas مراجعه کنید.

مقدمه

در این پروژه قصد داریم مراحل طراحی یک تقویت کننده دیفرانسیلی با استفاده از ترانزیستور های MOSFET را طی کنیم. در هر بخش توضیحات کلی درباره مدار داده شده است و از شما خواسته شده ابتدا با توجه به اهداف طراحی(که مشخص شده اند) بعضی از پارامتر های مدار را تعیین کنید و در ادامه مدار های مورد نظر را به صورت تئوری تحلیل کرده و سپس محاسبات خود را با استفاده از شبیه سازی تایید کنید.

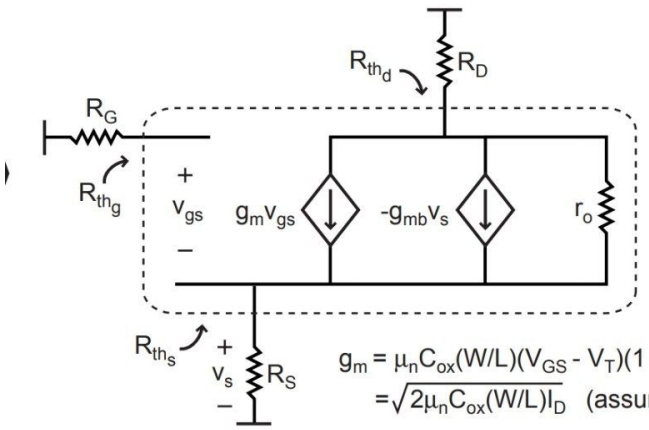
این پروژه ۴ قسمت دارد و انتظار می‌رود برای برای هر قسمت یک فایل شبیه سازی داشته باشید و ضمیمه گزارش خود کنید. شبیه سازی ها را باید با استفاده از LTspice انجام دهید. تمام قسمت های پروژه از قبل توسط دستیاران بررسی شده است و قابل دستیابی هستند. در این پروژه از مدل ماسفت استفاده می‌کنیم و پارامترهای دلخواه خود را با مقادیر پیش فرض جایگزین می‌کنیم. توضیح کامل این مدل ها برای افراد علاقه‌مند در قسمت help در LTspice موجود است. برای تعریف ماسفت های خود و تغییر پارامتر های آنها در شبیه سازی می‌توانید از دستوری مشابه زیر استفاده کنید:

```
.model mynmos NMOS(Kp=250u vto=0.6 lambda=0.05 W=5u L=0.1u gamma=0 phi=0)
.model mypmos PMOS(Kp=80u vto=0.6 lambda=0.05 W=5u L=0.1u gamma=0 phi=0)
```

* برای علاقه‌مندان:

مدل کامل سیگنال کوچک ترانزیستور به صورت زیر است.

با توجه به اینکه می‌خواهیم مطمئن شویم اثرات بدنه و شبیه آن در شبیه سازی ظاهر نشوند، پارامتر های gamma و phi را برابر صفر قرار می‌دهیم.



$$g_m = \mu_n C_{ox}(W/L)(V_{GS} - V_T)(1 + \lambda V_{DS})$$
$$= \sqrt{2\mu_n C_{ox}(W/L) I_D} \quad (\text{assuming } \lambda V_{DS} << 1)$$

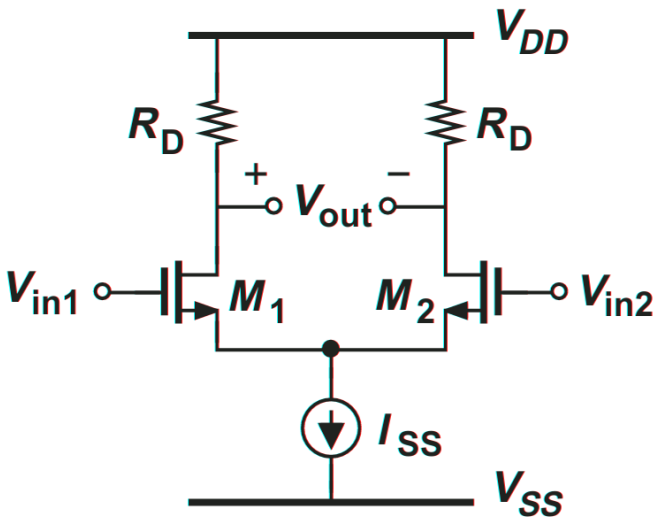
$$g_{mb} = \frac{\gamma g_m}{2\sqrt{2|\Phi_p| + V_{SB}}} \quad \text{where } \gamma = \frac{\sqrt{2q\varepsilon_s N_A}}{C_{ox}}$$

برای اطلاع بیشتر درباره انواع مختلف ترانزیستور های MOSFET و تاثیر پارامتر های آن به این لینک مراجعه کنید.

بخش اول

در این بخش ساده ترین ساختار ممکن برای تقویت کننده تفاضلی با استفاده از MOSFET را بررسی می‌کنیم. در ادامه با ایجاد تغییراتی سعی می‌کنیم مدار را قابل پیاده سازی تر کنیم و همچنین مشخصات آن را نیز بهبود بدهیم.

$$V_{th} = 0.6^V, \mu_n C_{ox} = 250\tfrac{\mu A}{V^2}, \mu_p C_{ox} = 80\tfrac{\mu A}{V^2}, \lambda = 0.05^{V^{-1}}$$
$$V_{DD} = 1^V, V_{SS} = -1^V, I_{SS} = 1^{mA}, \textbf{Input CM level} = 0^V$$



شکل ۱: مدار بخش اول

۱. با توجه به داده های سوال مقدار R_D را با توجه به شرط اشباع طوری تعیین کنید که بیشترین بهره تفاضلی را داشته باشیم.

۲. اگر $V_{CS_{min}} = 0.2^V$ باشد و نیاز داشته باشیم که دقیقا همین ولتاژ دو سر منبع جریان باشد، نسبت $\frac{W}{L}$ را برای ترانزیستور ها مشخص کرده و این مقدار را در مراحل بعدی ثابت نگه دارید.

۳. اکنون تمام متغیر های مدار معلوم شده اند. تحلیل DC مدار را انجام دهید.

۴. با توجه به مقادیر به دست آمده بهره تفاضلی دوسر و بهره مشترک تک‌سر را برای این مدار محاسبه کنید.

۵. مقدار مقاومت ورودی و خروجی را حساب کنید.

۶. مقدار سوییینگ متقارن خروجی را به صورت p-p محاسبه کنید.

۷. توان مصرفی کل مدار را بدست آورید. (ممکن است تا کنون این کار را نکرده باشید ولی مشکلی نیست، کافیست توان تحویلی تغذیه مدار را محاسبه کنید)

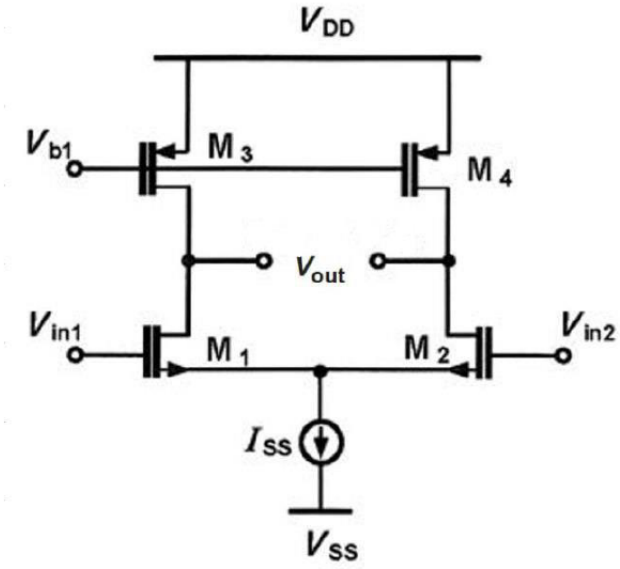
۸. مقدار CMR را به دست آورید.

۹. موارد ۳ تا ۷ را با شبیه سازی بررسی و تایید کنید. در هر مرحله اگر اختلاف قابل ملاحظه ای بین مقادیر تئوری و شبیه سازی مشاهده می کنید برای آن دلیل بیاورید. آیا بهره تئوری و شبیه سازی تطابق دارند؟ (برای اینکه اثرات غیر ایده‌آل بودن ترانزیستور ها کمتر شود مقدار L را برابر 0.18^μ قرار داده و مقدار W را متناسب با آن تعیین کنید. این کار را برای تمام بخش های شبیه سازی در ادامه هم انجام دهید.)

بخش دوم

در قسمت قبل مشاهده شد که وجود مقاومت های R_D بهره را محدود کرده بود و از طرف دیگر برای شرط اشباع هم نمی‌توانستیم مقدار این مقاومت ها را از حدی بیشتر تغییر دهیم. برای بهتر شدن بهره در این قسمت از یک جفت ترانزیستور دیگر برای بیشتر کردن مقاومت خروجی استفاده می‌کنیم. این ساختار بار اکتیو(Active Load) نام دارد.

$$V_{th} = 0.6^V, \mu_n C_{ox} = 250\tfrac{\mu A}{V^2}, \mu_p C_{ox} = 80\tfrac{\mu A}{V^2}, \lambda = 0.05^{V^{-1}}$$
$$V_{DD} = 1^V, V_{SS} = -1^V, I_{SS} = 1^{mA}, \textbf{Input CM level} = 0^V$$



شکل ۲: مدار بخش دوم

۱. با توجه به داده های سوال مقدار ولتاژ بایاس گیت M_3 و M_4 را طوری تعیین کنید که بیشترین مقدار CMR از سمت مثبت دقیقا 1.113^V باشد.
(راهنمایی: با استفاده از شرط اشباع برای M_1 و M_3 کران بالایی برای ولتاژ گیت M_1 به دست آورید.)

۲. با توجه به مقدار V_{b1} و شرط اشباع ، بازه ای که ولتاژ درین می‌تواند در آن باشد را پیدا کنید.

۳. اکنون با توجه به ولتاژ گیتی که به دست آوردید، مقدار $\frac{W}{L}$ را برای M_3 و M_4 تعیین کنید.

۴. مقدار مقاومت ورودی و خروجی را حساب کنید.

۵. حد بالا و پایین سوییینگ خروجی را محاسبه کنید.

۶. توان مصرفی کل را بدست آورید.

۷. به کمک شبیه سازی تحلیل DC مدار را انجام دهید.

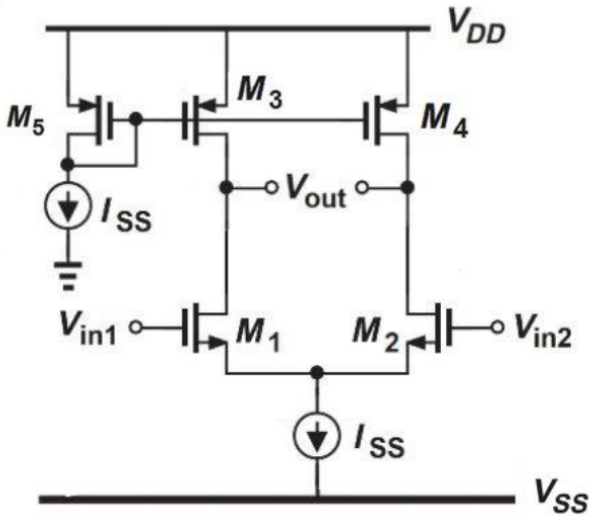
۸. مقدار CMR را به دست آورید.

۹. موارد ۴ تا ۸ را با شبیه سازی بررسی و تایید کنید. در هر مرحله اگر اختلاف قابل ملاحظه ای بین مقادیر تئوری و شبیه سازی مشاهده می‌کنید برای آن دلیل بیاورید. آیا بهره تئوری و شبیه سازی تطابق دارند؟ توضیح دهید.

بخش سوم

در قسمت قبل ما ولتاژ گیت ترانزیستور ها را به شما دادیم ولی اکنون به کمک ساختاری که آیینه جریان(Current Mirror) نام دارد مداری پیاده سازی می‌کنیم که نیازی به تعیین ولتاژ گیت از بیرون ندارد و فقط به کمک مقدار یک منبع جریان، ترانزیستور ها به بایاس مناسب دست پیدا می‌کنند.

$$V_{th} = 0.6^V, \mu_n C_{ox} = 250\tfrac{\mu A}{V^2}, \mu_p C_{ox} = 80\tfrac{\mu A}{V^2}, \lambda = 0.05^{V^{-1}}$$
$$V_{DD} = 1^V, V_{SS} = -1^V, I_{SS} = 1^{mA}, \textbf{Input CM level} = 0^V$$



شکل ۳: مدار بخش سوم

۱. در این طراحی فقط می‌خواهیم از منبع جریان های 1^{mA} استفاده کنیم. اگر مقدار $\frac{W}{L}$ را برای ترانزیستور های ۱ تا ۴ همان مقادیر قبلی باشد، مقدار $\frac{W}{L}$ را برای M_5 تعیین کنید.

۲. با توجه به مقادیر به دست آمده بهره تفاضلی دوسر را برای این مدار محاسبه کنید.

۳. مقدار مقاومت ورودی و خروجی را حساب کنید.

۴. توان مصرفی کل را بدست آورید.

۵. به کمک شبیه سازی تحلیل DC مدار را انجام دهید.

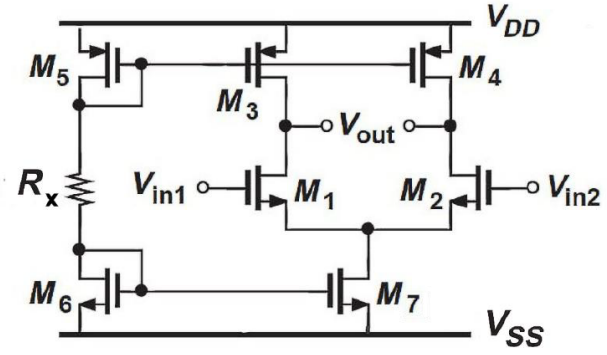
۶. موارد ۳ و ۴ را با شبیه سازی بررسی و تایید کنید. در هر مرحله اگر اختلاف قابل ملاحظه ای بین مقادیر تئوری و شبیه سازی مشاهده می‌کنید برای آن دلیل بیاورید. آیا بهره تئوری و شبیه سازی تطابق دارند؟ توضیح دهید.

۷. بهره این مدار را با مدار بخش اول مقایسه کنید. استفاده از بار اکتیو چه مزایایی دارد؟ چه معایبی می‌تواند برای این ساختار وجود داشته باشد؟

بخش چهارم

به عنوان آخرین قدم در طراحی خود قصد داریم منبع جریان های ایده‌آل را جایگزین کرده و خودمان منبع جریان را پیاده‌سازی کنیم. برای این کار مشابه قسمت قبل از ساختار آینه جریان استفاده می‌کنیم.

$$V_{th} = 0.6^V, \mu_n C_{ox} = 250^{\frac{\mu A}{V^2}}, \mu_p C_{ox} = 80^{\frac{\mu A}{V^2}}, \lambda = 0.05^{V^{-1}}$$
$$V_{DD} = 1^V, V_{SS} = -1^V, \textbf{Input CM level} = 0^V$$



شکل ۴: مدار بخش چهارم

۱. مشخصات M_5 را در قسمت قبل تعیین کردید. فرض کنید مقدار $\frac{W}{L}$ برای M_6 برابر 280 میباشد و قرار است مثل قبل از هردوی آنها جریان 1^{mA} عبور کند. با توجه به این موارد مقدار مقاومت R_X را با دقت ۳ رقم اعشار در واحد $k\Omega$ به دست آورید.

۲. مقدار $\frac{W}{L}$ را برای M_7 تعیین کنید.

۳. با توجه به مقادیر به دست آمده بهره تفاضلی دوسر و بهره مشترک تک‌سر را برای این مدار محاسبه کنید.

۴. مقدار مقاومت ورودی و خروجی را حساب کنید.

۵. توان مصرفی کل را بدست آورید.

۶. به کمک شبیه سازی تحلیل DC مدار را انجام دهید.

۷. موارد ۳ تا ۵ را با شبیه سازی بررسی و تایید کنید. در هر مرحله اگر اختلاف قابل ملاحظه ای بین مقادیر تئوری و شبیه سازی مشاهده می‌کنید برای آن دلیل بیاورید. آیا بهره تئوری و شبیه سازی تطابق دارند؟ توضیح دهید.

۸. در نهایت دیده می‌شود که علی رغم بهره تفاضلی خوبی که این مدار به ما می‌دهد، بهره مشترک نسبت به حالتی که از منبع جریان ایده‌آل استفاده کردیم، افزایش قابل توجهی یافته است که مطلوب نیست. با فرض اینکه تمامی ترانزیستور ها در اشباع بمانند، توضیح دهید که چگونه می‌توانیم با ایجاد تغییری جزئی در مدار، بهره مشترک را کاهش دهیم.

موفق باشید